

ҚАЗАҚСТАН РЕСПУБЛИКАСЫ
БІЛІМ ЖӘНЕ ҒЫЛЫМ МИНИСТРЛІГІ

МИНИСТЕРСТВО ОБРАЗОВАНИЯ И НАУКИ
РЕСПУБЛИКИ КАЗАХСТАН



ҚазҰТУ ХАБАРШЫСЫ _____

_____ **ВЕСТНИК КазНУ**

VESTNIK KazNRTU _____

№ 1 (131)

[9] Касимов А.Т. Алгоритм расчета многослойных ортотропных пластин в уточненной постановке // IV Международная конференция: Наука и образование – ведущий фактор стратегии «Казахстан – 2030», посвященная 10-летию Независимости Казахстана/ Караганда, 2001. – С. 22-24.

Касимов А.Т., Жолмагамбетов С.Р., Хабидолла О., Мадибайұлы Ж., Касимова А.А.

Қабаттары әртүрлі еркін орналасқан қабатты пластиналардың кернеулі - деформацияланған күйін классикалық емес теория негізінде сандық моделдеу

Түйіндеме. Пластиналардың кернеулі-деформацияланған күйін сандық моделдеу және талдау қабатты пластиналардың классикалық емес теориясының дифференциалдық теңдеулері негізінде жүзеге асырылады, оларда ескерілетін көлденең ығысуы, бір-біріне қабаттың қысымы, нормалдың деформациясы, қабаттардың ортотропиясы, құрылымның асимметриясы.

Жүйенің жалпы дәрежесі - 12. Координат бетінде үш функция белгісіз: күш, жылжу және ығысу функциялары. Пластинаның шеттерін бекітудің әртүрлі жағдайларын сипаттайтын шекаралық шарттар вариационды теңдеудің контурлық интегралынан алынады. Шешілетін теңдеулер жүйесін және оларға қатысты контурдың тиісті жағдайларын дискреттеу шекті айырма әдісімен жүзеге асырылады.

Ұсынылған әдіс арқылы, орта қалыңдықты симметриялы және симметриясыз, үстіңгі беттеріне синус заңдылықтарымен еркін әсер ететін жүктемелерден, контурлары еркін бекітілген үш қабатты пластиналардың иілу есептерін модельдеу.

Классикалық емес теорияны үш қабатты пластиналардың кернеулі-деформацияланған күйін зерттеуге қолдану арқасында, олардың қабаттарының өзара әрекеттесуінің жұмыс ерекшеліктерін анықтауға мүмкіндік береді. Ортаңғы қабатқа қатаңдығы аздау қабатты пайдалану арқылы қатаң қабаттардың материалын тиімді әрі оны өте үнемді пайдалануға, сонымен бірге, конструкцияның беріктігінде қажетті түрде қамтамасыз етеді.

Түйінді сөздер: Қабат; пластина; кернеулі-деформациялық күй; дифференциалдық теңдеулер; нақтыланған теория; көлденең ығысу; қысым.

УДК 519.684

¹B.I Bektugan, ²Y.S. Nurakhov, ³T.S. Imankulov, ⁴D.Zh. Akhmed-Zaki
(¹²³al-Farabi Kazakh National University, ⁴University of International Business)

IMPLEMENTING A NUMERICAL SOLUTION OF ONE-DIMENSIONAL HEAT CONDUCTION PROBLEM ON FPGA

Abstract. In this article, we considered the hardware implementation of the calculation of a one-dimensional heat conduction problem on a chip of a field programmable gates array (FPGA). The program execution logic is implemented in the Verilog language, which made it possible to use all the advantages of the native language. In addition, the article discusses the hardware implementation of calculations. Obtained the results of calculations on the physical device.

Keywords. FPGA, ПЛИС, Verilog, heat equation.

¹Б.И Бектуган, ²Е.С. Нурахов, ³Т.С. Иманкулов, ⁴Д.Ж. Ахмед-Заки
(¹²³Казахский национальный университет имени аль-Фараби,
⁴Университет международного бизнеса)

РЕАЛИЗАЦИЯ ЧИСЛЕННОГО РЕШЕНИЯ ОДНОМЕРНОЙ ЗАДАЧИ ТЕПЛОПРОВОДНОСТИ НА FPGA

Аннотация. Рассмотрена аппаратная реализация расчета одномерной задачи теплопроводности на кристалле программируемой логической интегральной схемы (FPGA). Логика выполнения программы выполнена на языке Verilog, что позволило использовать все преимущества нативного языка. Помимо того, в статье рассматривается аппаратная реализация вычислений. Получены результаты вычисления на физическом устройстве.

Ключевые слова. FPGA, ПЛИС, Verilog, уравнение теплопроводности.

Введение. Высокопроизводительные вычисления проводятся на центральных процессорах (CPU), объединенных в кластеры и/или имеющих аппаратные ускорители – графические процессоры на видеокартах (GPU) или сопроцессоры такие как Xeon Phi. Несмотря на эффективность расчета на

кластерах или графических ускорителях, в последние годы FPGA получила популярность в применении как платформа для ускорения задач, в том числе использующих вещественные вычисления. В значительной части этих задач используются матричные операции, которые являются основой многих научных вычислений [1]-[3].

FPGA обладают уникальным свойством, резко отличающим их от CPU и GPU, а именно возможностью построить конвейерную аппаратную схему под конкретный вычислительный алгоритм в виде проектов SoC (System on Chip). Проекты SoC обычно имеют более низкую цену и более высокую надежность, в отличие от других альтернатив. При этом отличие SoC от обычных микроконтроллеров состоит в том, что SoC обычно реализуется на FPGA, что дает возможность переконфигурирования системы путем добавления новых функциональных блоков или удаления ненужных.

В ранее опубликованных работах технология FPGA неоднократно применялась к решению ресурсоемких задач [4]-[5]. В трудах научных деятелей Института системного программирования им. В.П. Иванникова Российской академии наук рассмотрена аппаратная реализация расчета деполимеризации белковой микротрубочки методом броуновской динамики и показано значительное ускорение вычислений по сравнению с производительностью CPU и GPU. Также Исследователями из лаборатории СААД Бостонского Университета удалось разработать эффективное ядро для расчета короткодействующих межмолекулярных сил, которое было реализовано на плате ProcStar-III (производство фирмы Gidel), с установленным кристаллом FPGA Altera Stratix-III SE260 [6]. Исследователи Университета Калькутты реализовали оптимизированную диффузионную фильтрацию изображений на FPGA. В этой работе, используя уравнения анизотропной диффузии, разработан алгоритм цифровой обработки изображений. Затем этот алгоритм протестирован на плате Xilinx Virtex-5 LX110T, на частоте 100МГц [7]. В исследовательской работе сотрудников Университета Extremadura и Политехнического Института Leiria определяются преимущества разработки процессора специального назначения на FPGA. Для этого они реализовали пользовательский аппаратный процессор для вычисления показателя качества соответствия рентгеновских дифракционных пиков [8].

В данной работе реализовано численное решение одномерной задачи теплопроводности на базе FPGA, и приводятся результаты проделанных работ на пути к созданию проекта SoC.

Постановка задачи. Рассмотрим реализацию вычислительного процесса на FPGA на примере численного решения одномерной задачи теплопроводности:

$$U_t = a^2 U_{xx}, \text{ где } x \in [0, l]; t \in [0, T].$$

Пусть заданы начальные и граничные условия:

$$\begin{aligned} U(x, 0) &= \varphi(x) \\ U(0, t) &= \psi_1(t), U(l, t) = \psi_2(t) \end{aligned}$$

В результате аппроксимации частных производных соответствующими конечными разностями получаем следующее соотношение [9]:

$$U_i^{n+1} = U_i^n + \frac{a^2 \tau}{h^2} (U_{i+1}^n - 2U_i^n + U_{i-1}^n) \quad (1)$$

где τ - шаг сетки по временной координате, h - шаг сетки по пространственной координате, a^2 - коэффициент теплопроводности.

Таким образом, после аналогичной аппроксимации начальных и краевых условий, получаем простую систему линейных алгебраических уравнений для нахождения распределения температуры в различные моменты времени. В литературе [10] подробно изложены основные методы численного решения уравнения теплопроводности, позволяющих с помощью Вычислительных устройств получить результаты вычисления с минимальными погрешностями.

Аппаратная реализация. В данной работе был реализован аппаратный прототип расчетного модуля на базе FPGA модели Nexys 4 с кристаллом XC7A100T-1CSG324C семейства Artix-7. Модуль использует микроконтроллер с Wi-Fi интерфейсом ESP8266 для информационного взаимодействия с Android устройством. Устройство Android выполняет функцию интерфейса пользователя, позволяющая управлять вычислениями, принимать и обрабатывать информацию о результатах вычислений. Данная архитектура позволяет масштабировать модуль горизонтально за счет

добавления дополнительных узлов вычисления. Например, в данной [11] работе использовались 4 FPGA Virtex-5 подключенные через 16ГБ DDR2 DRAM для решения одномерной задачи теплопроводности. Также известно решение этой задачи на устройстве SoC, с использованием высокоуровневого языка C вместе с вычислительным ядром написанным на VHDL [12]. На рисунке 1 представлена архитектура модуля и схема взаимодействия ее составляющих.

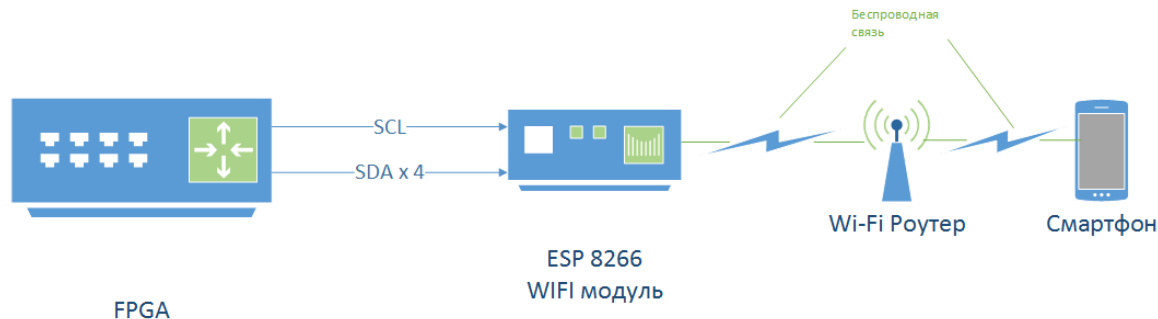


Рис. 1. Архитектура модуля и схема взаимодействия ее составляющих.

Разностная схема (1) вычисляется явным итерационным методом, в котором для расчета значения в каждой точке i используется значения точек $i-1$, i , $i+1$ в предыдущем временном слое. Вычислительный блок каждой итерации состоит из 3 подблоков. Следует отметить, что значения вычисления являются вещественными числами, поэтому для ускорения процесса вычисления было использовано ядро Floating Point [13].

На рисунке 2 представлена логическая схема вычислительного блока выполняющее вычисление значения каждой итерации, где k - постоянная равная $\frac{\alpha^2 \tau}{h^2}$; A - постоянная равная -2 , B , E - T_i^n (значение температуры в i -ой точке); D - T_{i+1}^n (значение температуры в $i+1$ - ой точке); C - T_{i-1}^n (значение температуры в $i-1$ - ой точке), $result3$ - результат вычисления, clk - синхронизирующий сигнал с частотой 100 МГц.

Для последовательной передачи промежуточных данных между вычислительными операциями разработаны конечные автоматы с 2 состояниями для каждого из подблоков:

STATE_0 - состояние ожидания входящих параметров. При поступлении входных значений автомат производит вычисление.

STATE_1 - вывод результатов, сброс входных параметров и перевод автомата в состояние ожидания.

Переход между итерациями реализован для сетки любой размерности.

Результаты вычислительного блока передаются в формируемую очередь передачи. Блок передачи данных реализован ядром стандартного IP каталога FIFO Generator [14]. Тактовая частота выходного сигнала была понижена в связи с тем, что принимающее устройство поддерживает частоту синхронизирующего сигнала не более 100 кГц. Передача данных производится посредством 4 каналов. За один такт передается 4 бита, что обеспечивает скорость передачи в 250 байт в секунду.

Блок передачи данных в свою очередь передает данные на модуль Wi-Fi посредством четырех соединителей (SDA) и один соединитель выполняет функцию синхронизирующего сигнала (SCL). Программирование Wi-Fi модуля производится с помощью среды Arduino IDE. Принимаемые данные передаются через беспроводную сеть на интерфейс управления и просмотра результатов вычисления. Интерфейс выполнен в виде приложения на платформе Android. Выбор такого подхода обосновывается возможностью в дальнейшем подключать к одному интерфейсу управления нескольких аппаратных ускорителей.

На данный момент нами уже выполнена реализация вычисления модели распространения тепла для сетки размерностью 10. Результаты вычисления получены в виде поведенческой симуляции с помощью Vivado Simulator [15].

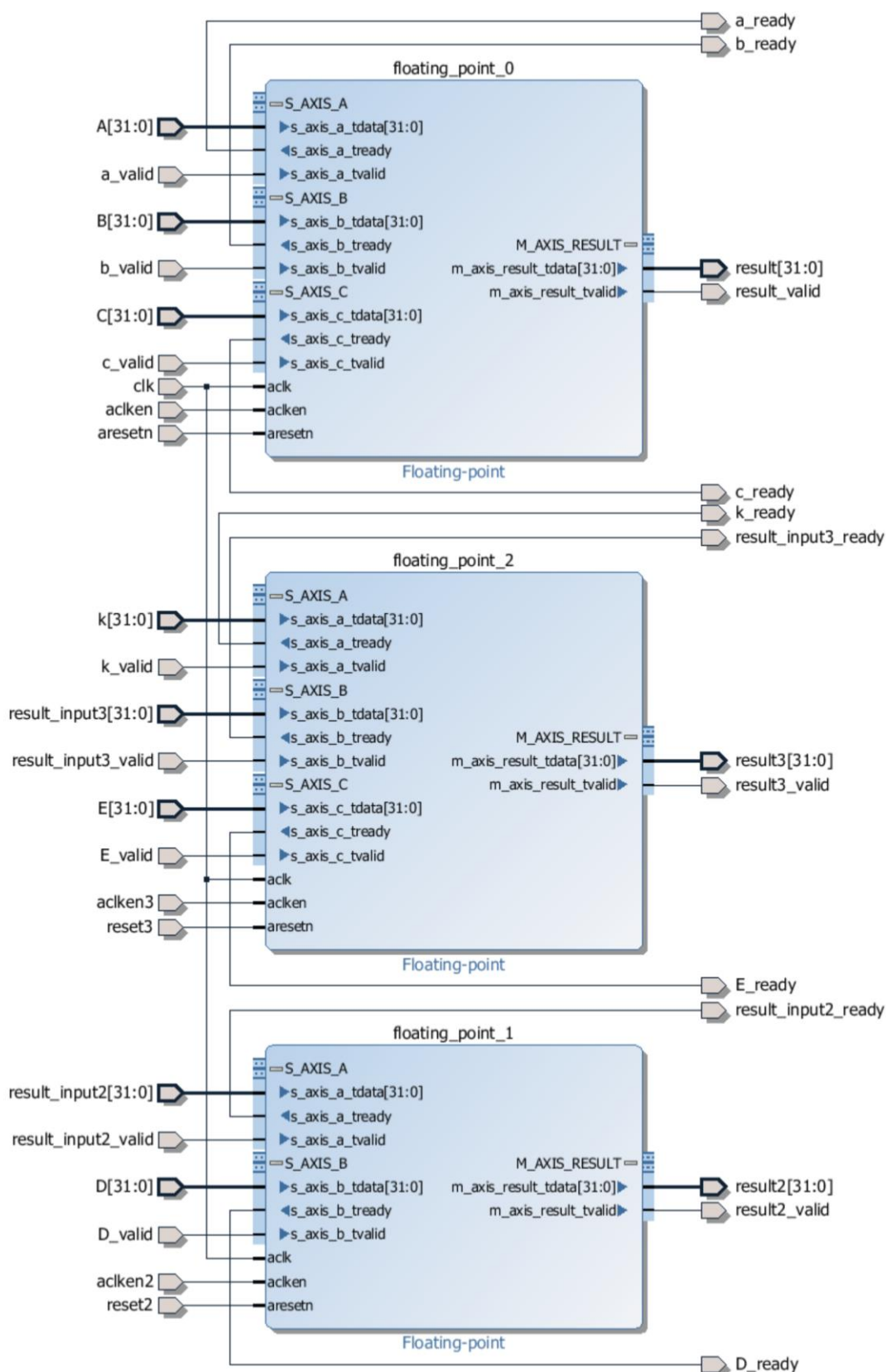


Рис. 2. Схема вычислительного блока.

Результаты вычислений. На данный момент получены результаты вычислений на физическом устройстве.

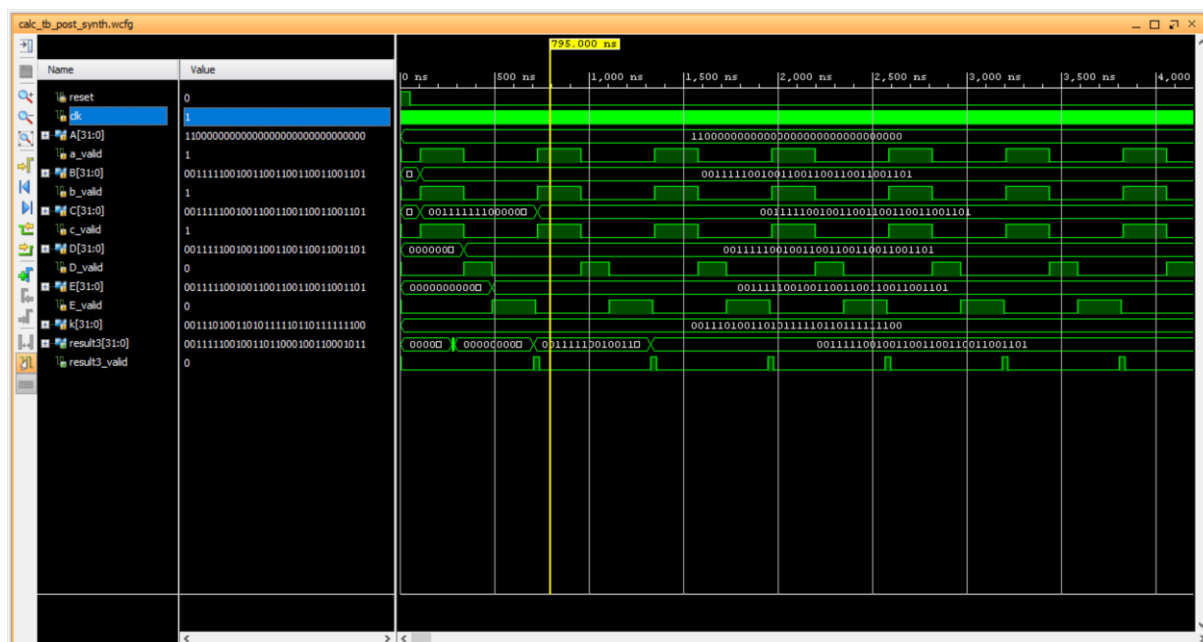


Рис. 3. Результат функциональной симуляции после синтеза.

На рисунке 3 представлен результат симуляции динамики распространения тепла в пространственном и временном векторах. Здесь *reset* - асинхронный сброс, *clk* - синхронизирующий сигнал вычислительного блока, 100 МГц, *A*, *B*, *C*, *D*, *E* - входные данные, *k* - константа, *a_valid*, *b_valid*, *c_valid*, *D_valid*, *E_valid* - сигналы управления входными данными, *result3* - результаты вычисления, *result3_valid* - сигнал валидности результата.

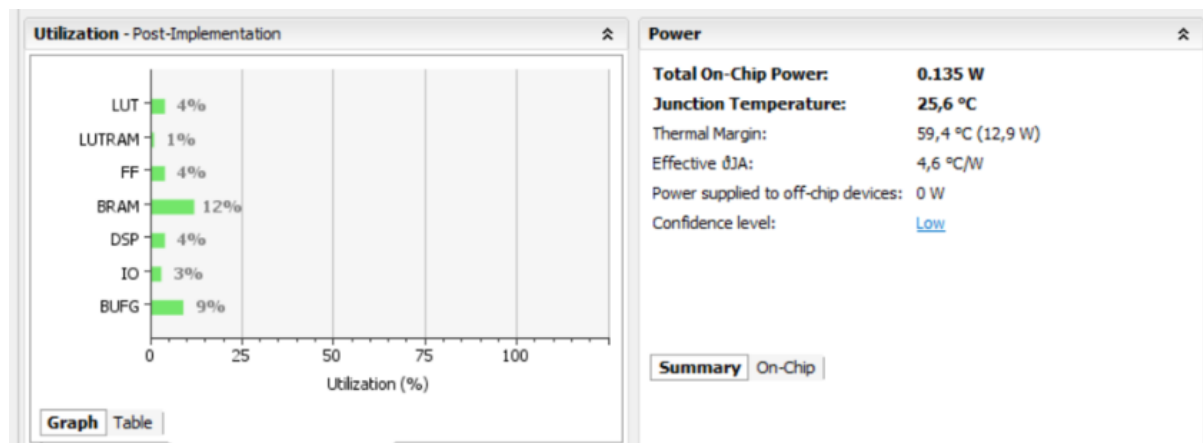


Рис. 4. Результат загрузки конфигурационных логических блоков при вычислении теплопроводности для сетки размерностью 10.

При запуске последовательных вычислений для сетки размером в 10 точек блоки цифровой обработки данных (DSP) были загружены на 4%. В данных вычислениях мы оперировали числами с плавающей точкой размером в 32 бита. Вычислительный блок оперирует с 5 числами и занимает 75 тактов. Скорость вычислений 100 МГц. Таким образом производительность наших вычислений достигает 6.66 мегафлопс, а с учетом потребления энергии в 0,135 Вт производительность на единицу энергии равна 48.88 мегафлопс/Вт.

Нами также были проведены эксперименты по запуску параллельных блоков вычислений на 10, 15, 20 потоках. В данных экспериментах мы анализируем загрузку вычислительных блоков без учета выходных данных.

Как видно из рисунка 5 при 10 параллельных потоках достигается максимальная загрузка блоков DSP. Для 15 и 20 потоков загрузка DSP превысило максимальное допустимое значение на 57% и 118 % соответственно. Загрузка DSP объясняется оперированием числами double (64 бит). За счет того же загрузка блоков LUT повысилась до 55 %, при оперировании числами float этот показатель был ниже втрое.

Закключение. В данной работе показан подход к аппаратной реализации расчета ресурсоемких задач на примере одномерной задачи теплопроводности, выполненного на кристалле программируемой логической интегральной схемы и приведены результаты поведенческой симуляции. Настоящая работа является предварительной подготовкой платформы для дальнейшего развития проекта SoC, производящих сложные вычисления.

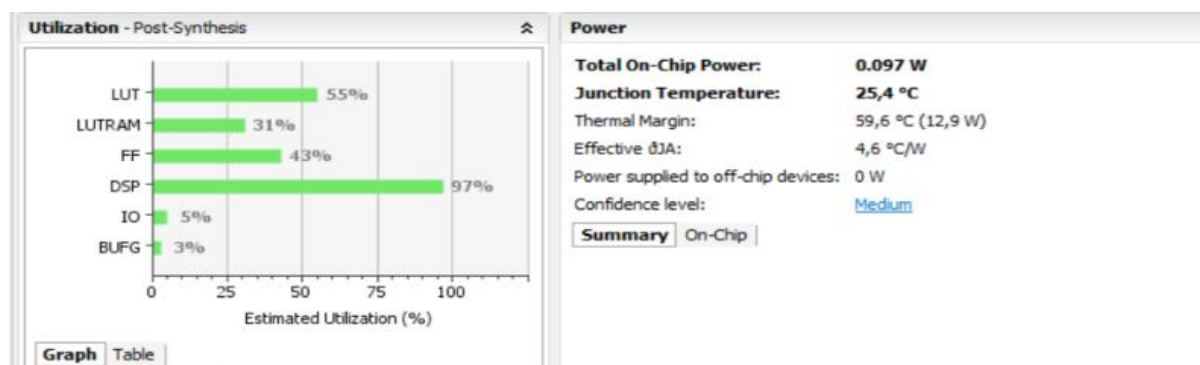


Рис. 5. Результат загрузки конфигурационных логических блоков при 10 потоках.

В дальнейшем ожидается ускорения выполнения расчета подобных задач с помощью применение конвейерных вычислений и параллелизации. Также ставятся задачи изучения влияния коммуникаций на скорость выполнения расчетов и проведение нагрузочного тестирования для определения оптимальной программно-аппаратной структуры системы.

ЛИТЕРАТУРА

- [1] L Zhuo, V Prasanna, "Sparse Matrix-Vector Multiplication on FPGAs", Proc. 2005 ACM/SIGDA 13th Int Symposium on Field-Programmable Gate Arrays, pp.63.
- [2] Owen Callanan. High Performance Scientific Computing Using FPGAs for Lattice QCD. [thesis], Trinity College (Dublin, Ireland). School of Computer Science & Statistics, 2007, pp 161.
- [3] K. Sano, Y. Hatsuda, and S. Yamamoto. «Multi-FPGA Accelerator for Scalable Stencil Computation with Constant Memory Bandwidth». IEEE Trans. Parallel Distrib. Syst. 2014, vol. 25, no. 3, pp. 695–705.
- [4] Румянцев Ю.А., Захаров П.Н., Абрашитова Н.А., Шматок А.В., Рыжих В.О., Гудимчук Н.Б., Атауллаханов Ф.И. Применение ПЛИС для расчета деполимеризации микротрубочки методом броуновской динамики. Труды ИСП РАН, том 28, вып. 3, 2016 г., с. 241-266.
- [5] Wilhelmsson, C., Tunestal, P., & Johansson, B. (2006). FPGA Based Engine Feedback Control Algorithms. In FISITA 2006 World Automotive Congress JSAE.
- [6] Gu Y. Ph D dissertation. Department of Electrical and Computer Engineering, Boston Univ; 2008. FPGA acceleration of molecular dynamics simulations.
- [7] International Journal of Reconfigurable Computing. Volume 2016 (2016), Article ID 3020473.
- [8] X-Ray Optics and Instrumentation. Volume 2008 (2008), Article ID 168237.
- [9] Самарский А.А., Михайлов А.П. Математическое моделирование: Идеи. Методы. Примеры. - 2-е изд., испр. - М.: ФИЗМАТЛИТ, 2005. - 320 с.
- [10] Кузнецов Г.В., Шеремет М.А. Разностные методы решения задач теплопроводности: учебное пособие. / Г.В. Кузнецов, М.А. Шеремет. - Томск: Изд-во ТПУ, 2007. - 172 с.
- [11] Idir Mellal, Aziz Oukaira, Emmanuel Kengne and Ahmed Lakhssassi. Implementation of the Bio Heat Transfer Equation on BEECube FPGA Platform. IJCEIT VOL. 9, NO. 9, September 2017, 198–202.
- [12] Luis Castano, Gustavo Osorio. An approach to the numerical solution of one-dimensional heat equation on SoC FPGA. RIELAC, Vol. XXXVIII 2/2017 p. 83-93.
- [13] Floating-Point Operator v7.1 LogiCORE IP Product Guide (PG060). Xilinx. 2017.
- [14] FIFO Generator v13.1 LogiCORE IP Product Guide (PG057). Xilinx. 2017.
- [15] Vivado Design Suite Tutorial: Logic Simulation (UG937). Xilinx. 2014.

Бектуган Б.И., Нурахов Е.С., Иманкулов Т.С., Ахмед-Заки Д.Ж.

Бір өлшемді есептің сандық шешімін іске асыру fpga жылу өткізгіштігі

Түйіндемесі. Бұл жұмыста біз FPGA құрылғысында жылу өткізгіштік есебінің шешімін жасадық. FPGA технологиясын пайдаланып есептеуде өнімділікке қол жеткізу үшін, бұл технология архитектурасының ерекшеліктерін ескеріп, ұсынатын артықшылықтарын пайдалану қажет. Сондай-ақ шығарылатын есеп типі де маңызды роль атқарады. Жылу өткізгіштік есебінің ғылыми және біздің жағдайда өндірістік құндылығы бар.

Біздің өндірістік толыққанды жүйе датчиктерден, FPGA құрылғысынан, есептеу нәтижелерін қабылдайтын WiFi модульден және нәтижелерді қолданушыға көрсететін Android құрылғысынан тұрады. Бұл мақалада FPGA құрылғысындағы есептің шешімі, есептеуге жұмсалатын уақыт, энергия және ресурстар көлемі және есептеу нәтижесін қабылдау қарастырылды. Болашақта есептің кіріс параметрлері мен итерацияларының санын арттырып жүктемелі сынақтар жасалады. Сондай-ақ FPGA құрылғысына датчиктер жалғанып, мәліметтер датчиктерден алынатын болады. FPGA құрылғысында есептеу жылдам орындалғанымен, датчиктерден мәліметтерді беру және есептеу нәтижелерін WiFi модульінде алу кезінде мәліметтер алмасуға біршама уақыт жұмсалады. Бұл жалпы жүйенің есептеу уақытын баяулатады. Қазіргі кезде біз есептеу мәліметтерін FPGA құрылғысының шығысына WiFi модулінің кірістерін жалғау арқылы қабылдаудамыз. Осыған орай келешекте жылдам мәлімет алмасу интерфейстерін пайдалану қарастырылады.

Жасалған жұмыс нәтижесінде FPGA құрылғысының жоғары өнімді ғылыми есептеулерде алатын орны көрсетілді. Сондай-ақ FPGA құрылғысын өндірістік жүйелерге интеграцияланып, есептеу, ақпарат өңдеу т.б мақсаттарда пайдаланылатын дербес құрылғы ретінде қарастыруға болады.

Түйінді сөздер. FPGA, ПЛИС, Verilog, жылу өткізгіштік теңдеуі.

Bektugan B.I, Nurakhov Y.S., Imankulov T.S., Akhmed-Zaki D.Zh.

Implementing a numerical solution of one-dimensional heat conduction problem on FPGA

Summary. In this work was implemented the solution of the heat conduction problem on the FPGA device. To achieve productive performance in computing using the FPGA technology, it is important to take advantage of this technology, taking into account the features of its architecture. Also important is the type of task being solved. The problem of heat conduction is scientific and in our case has industrial value.

Our production system consists of sensors, an FPGA device, a WiFi module that receives the calculation results, and an Android device that displays the results for the user. This article discusses how to realize a solution of the heat conduction problem on an FPGA device, the time, amount of energy and resources spent on the calculation. In the future will be conducted load tests, with an increase in the number of input parameters and iterations. Also, to the FPGA device will be connected sensors, and data will be taken from these sensors. Although calculations on the FPGA are made quickly, the data transfer from the sensors and receiving the results on the WiFi module takes some time. This slows down the computation time of the total system. We are currently receiving the calculation data by connecting the inputs of the WiFi module to the outputs of the FPGA device. In the future will be considered the use of faster data exchange interfaces.

As a result of the work carried out was determined the role of the FPGA in high-performance scientific calculations. It is also possible to consider an FPGA device as a stand-alone device that can be integrated into production systems and used in calculations, information processing etc.

Key words. FPGA, ПЛИС, Verilog, heat equation.

УДК 532.517.4

Sh. Ospanova, A. Zhumabayev, A. Nurmukhanova, B. Rakhat, B. Boloskhankyzy

MATHEMATICAL PROBLEM OF THE HEAT TRANSFER PROCESS IN VARIOUS BODIES

Abstract. In the era of scientific and technological progress and achievements in the field of computerization and globalization of science, science does not stand still and develops. With the advent of the intellectual helper of human technology, researchers have made significant progress in solving modern problems related to the environmental aspects of the processes of rational fuel consumption in technical physics, thermal physics, physics of combustion and explosion and combustion of various types of fuel. This article discusses the mathematical model of the process of heat transfer in various bodies. The specific motion, heat transfer and transfer equations are given.

Key words: heat exchanger, heat transfer, stationary heat flow, spheres, heat transfer over the surface.

Physics and Mathematic Sciences

<i>Smagulova G.M., Volobuyeva O.P.</i> PRESENTATION OF ALMATYGAZSERVICE AS AN OBJECT OF RESEARCHMENT.....	448
<i>Nurkasymova S.N., Mukasheva A. K.</i> PHYSICAL TASKS MODELING IN THE MAPLE PROGRAM	455
<i>Ospanova Sh., Zhumabayev A., Nurmukhanova A., Rakhimzhanova L., Chigambayeva N.</i> DESCRIPTION OF FRAGMENTATION GENERALITY AT A SCALE SYMMETRY BY THE METHOD OF FLOATING PARTICLES.....	460
<i>Khalila Zh.N., Beketayeva M.T.</i> ANALYSIS OF SYSTEM PROBLEMS IN THE HEAT AND POWER INDUSTRY OF THE REPUBLIC OF KAZAKHSTAN.....	467
<i>Beisenbi M.A., Satpayeva A.K., Mussabayeva Sh.S., Zhalmukhamedova Zh.M.</i> THE RESEARCH OF ROBUST STABILITY OF NONLINEAR AUTOMATIC CONTROL SYSTEMS (ACS) BY VELOCITY GRADIENT METHOD OF A.M. LYAPUNOV VECTOR FUNCTIONS.....	474
<i>Karibayev B.A., Sarsenbek I.T., Samarkhanov A.B.</i> FREQUENCY-DIMENSIONAL CHARACTERISTICS OF FRACTAL ANTENNA.....	479
<i>Nurkasymova S.N., Zhanyas A.B.</i> SPECIFICS OF PLANET MOTIONS SIMULATION IN THE ASTRONOMY	484
<i>Kasimov A.T., Zholmagambetov S.R., Khabidolda O., Madibaiyly Zh., Kasimova A.A.</i> NUMERICAL MODELING OF THE STRAIN-STRESS STATE OF LAYERED PLATES WITH AN ARBITRARY STACK OF LAYERS BASED ON THE NON-CLASSICAL BENDING THEORY.....	489
<i>Bektugan B.I., Nurakhov Y.S., Imankulov T.S., Akhmed-Zaki D.Zh.</i> IMPLEMENTING A NUMERICAL SOLUTION OF ONE-DIMENSIONAL HEAT CONDUCTION TASK ON FPGA.....	496
<i>Ospanova Sh., Zhumabayev A., Nurmukhanova A., Rakhat B., Boloskhankyzy B.</i> MATHEMATICAL PROBLEM OF THE HEAT TRANSFER PROCESS IN VARIOUS BODIES.....	502
<i>Mamyrbekova A.S., Volobuyeva O.P.</i> LOGISTIC DATA CENTER AS AN OBJECT OF RESEARCH.....	508
<i>Shazhdekeyeva N. K., Myrzasheva A.N., Baimakhan A.R., Abdiakhmetova Z.M., Latipov Y.</i> IDENTIFICATION OF POROSITY AND PERMEABILITY PARAMETERS OF THE WATERBEARING BASIN.....	514
<i>Askarova A.S., Bolegenova S.A., Berezovskaya I.E., Vorobyova O.D., Zhanzhiyenov A.Y.</i> COMPUTATIONAL RESEARCH OF PRESSURE EFFECT IN COMBUSTION CHAMBER ON IGNITION AND COMBUSTION OF LIQUID FUEL.....	521
<i>Ospanova Sh., Zhumabayev A., Nurmukhanova A., Zheksen U., Boloskhankyzy B.</i> FUNDAMENTALS OF CONVECTIVE HEAT TRANSFER.....	529
<i>Nazarova K.Zh., Usmanov K.Y.</i> A NECESSARY CRITERION FOR THE UNIQUE SOLVABILITY OF A THREE-POINT BOUNDARY VALUE PROBLEM FOR THE INTEGRO-DIFFERENTIAL EQUATIONS SYSTEMS AND A PARAMETER.....	535
<i>Ospanova Sh., Zhumabayev A., Nurmukhanova A., Rakhimzhanova L., Chigambayeva N.</i> FIXING A HEAT TRANSMISSION CAPACITY TASK ON THE BASIS OF BOUNDARY CONDITIONS BY MEANS OF THE MATHCAD PACKAGE.....	544
<i>Istlyaup A.S., Myasnikova L.N.</i> BAND STRUCTURE AND DENSITY OF STATES SIMULATION OF ALKALI HALIDE NANOCRYSTALS NaX (F, Cl, Br, I).....	553
<i>Zhakanbaev E.A., Volodin V.N., Tuleushev Yu.ZH.</i> SYNTETH NEW PHASE MOCD2 IN FILM COATINGS OF MOLYBDENUM-CADMIUM SYST.....	558

Chemistry and Metallurgy Sciences

<i>Yurov V.M., Platonova Y.S., Yudakova V.A.</i> MICROSTRUCTURE AND FEATURES OF HEAT-RESISTANT MULTILAYER COATINGS.....	566
<i>Satayev M.S., Abzhalov R.S., Abdurazova P.A., Koshkarbayeva Sh.T., Raiymbekov Y.B.</i> A METHOD OF APPLYING SILVER FILMS ON TOP OF THE COTTON FABRICS.....	571
<i>Ibragimov A.S.</i> GOLD LEACHING BY IODINE SOLUTIONS.....	576
<i>Turekhanova L., Zhumadybek N., Taimasov B., Zhanikulov N.</i> RESEARCHES OF STRENGTH PROPERTIES OF CEMENT MORTAR WITH ADDITIVES OF POLYCARBOXYLATE SUPERPLASTICIZERS.....	579